

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-232465

(43)Date of publication of application : 22.08.2000

(51)Int.Cl. H04L 12/40

(21)Application number : 11-030075

(71)Applicant : FUJITSU LTD  
FUJITSU VLSI LTD

(22)Date of filing : 08.02.1999

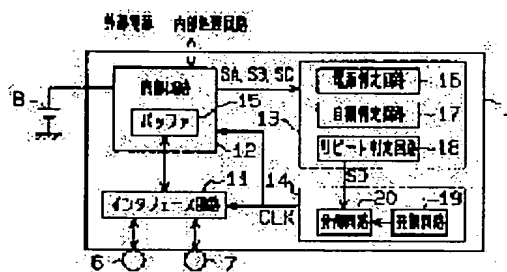
(72)Inventor : SAKAI KOJI

## (54) DEVICE AND METHOD FOR CONTROLLING INTERFACE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an interface controller which can be connected to a network under the best condition without permitting a user to be conscious of it by setting optimum communication performance in accordance with each communication condition.

**SOLUTION:** A clock generator 14 generates a clock signal CLK. A clock control circuit 13 changes a frequency of the clock signal CLK so that the data transfer speed of the interface controller 1 is changed. An internal circuit 12 judged whether input data is the one to itself or not. When data to another device is inputted, synchronization with the clock signal CLK is obtained by the internal circuit 12 and the interface circuit 11 and, then, the data is transmitted. The data is transferred among a digital video camera, a personal computer and a video tape recorder by a transfer speed being slower than that in the case of the transmission.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

特開 2 0 0 0 - 2 3 2 4 6 5

(P 2 0 0 0 - 2 3 2 4 6 5 A)

(43)公開日 平成12年8月22日(2000. 8. 22)

(51) Int. Cl. <sup>7</sup>

識別記号

FI

テーマコート\* (参考)

H 0 4 L 12/40

H 0 4 L 11/00 . 3 2 0

5K032

審査請求 未請求 請求項の数 10 O L

(全8頁)

(21)出願番号 特願平11-30075

(22)出願日 平成11年2月8日(1999. 2. 8)

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(71)出願人 000237617

富士通ヴィエルエスアイ株式会社

愛知県春日井市高蔵寺町2丁目1844番2

(72)發明者 酒井 康志

愛知県春日井市高蔵寺町二丁目1844番2

富士通ヴィエルエスアイ株式会社内

(74) 代理人 100068755

弁理士 恩田 博宣

Fターム(参考) 5K032 CC13 DB18 DB26 DB31

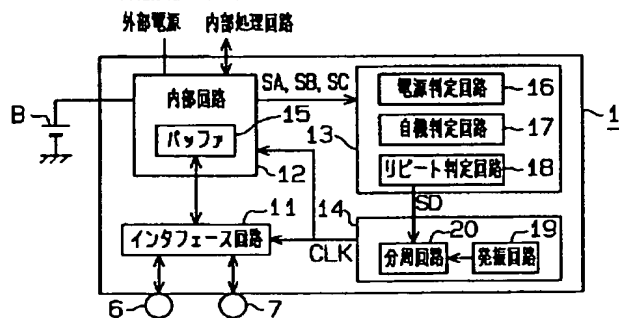
(54) 【発明の名称】 インタフェース制御装置及びインタフェース制御方法

(57) 【要約】

【課題】 その時々通信条件に応じて最適な通信性能を設定し、ユーザが意識することなく最良の条件でネットワークに接続することができるインタフェース制御装置を提供する。

【解決手段】クロックジェネレータ１４がクロック信号ＣＬＫを発生する。クロック制御回路１３がクロック信号ＣＬＫの周波数を変更することによりインタフェース制御装置１のデータ転送速度を変更する。内部回路１２は入力データが自身宛のデータか否かを判定する。他の装置宛のデータが入力された場合、内部回路１２及びインタフェース回路１１によりクロック信号ＣＬＫに同期をとってデータが送信される。この送信時よりも遅い転送速度でＤＶＣ２とＰＣ３及びＶＴＲ４との間でデータ転送が実施される。

一実施形態のインタフェース制御装置のブロック回路図



## 【特許請求の範囲】

【請求項 1】 複数の他の装置と接続され、データ通信を行うためのインタフェース制御装置であって、クロック信号を発生するクロック発生手段と、入力データが自身宛のデータか否かを判定し、前記他の装置宛のデータが入力された場合、前記クロック信号に同期して前記データをネットワークに送信するリピート転送手段と、その時々通信条件に応じて前記クロック信号の周波数を変更するクロック制御手段と、を備えた、ことを特徴とするインタフェース制御装置。

【請求項 2】 請求項 1 に記載のインタフェース制御装置において、前記クロック制御手段は、リピート転送を行うときに前記他の装置の通信性能に応じて第 1 の転送速度に変更し、自身が他の装置とデータ転送を行うときに前記第 1 の転送速度よりも遅い第 2 の転送速度に変更する、ことを特徴とするインタフェース制御装置。

【請求項 3】 内部電源または外部電源により動作可能なインタフェース制御装置であって、前記クロック制御手段は、前記外部電源による動作時には、リピート転送を行うときに前記他の装置の通信性能に応じて第 1 の転送速度に変更し、自身が他の装置とデータ転送を行うときに前記第 1 の転送速度よりも遅い第 2 の転送速度に変更し、一方、前記内部電源による動作時には、リピート転送を行うときに前記第 2 の転送速度に変更する、ことを特徴とする請求項 1 に記載のインタフェース制御装置。

【請求項 4】 内部電源または外部電源により動作可能なインタフェース制御装置であって、前記クロック制御手段は、前記内部電源による動作時には、リピート転送を行うときに前記他の装置の通信性能に応じて第 1 の転送速度に変更し、自身が他の装置とデータ転送を行うときに前記第 1 の転送速度よりも遅い第 2 の転送速度に変更し、一方、前記外部電源による動作時には、前記第 1 の転送速度に変更する、ことを特徴とする請求項 1 に記載のインタフェース制御装置。

【請求項 5】 請求項 1 に記載のインタフェース制御装置において、前記クロック信号発生手段は、基本信号を発生する発振回路と、前記基本信号の分周する分周回路とを備え、前記クロック制御手段は、前記分周回路の分周比を変更する、ことを特徴とするインタフェース制御装置。

【請求項 6】 請求項 1 に記載のインタフェース制御装置において、前記他の装置と接続するための複数の入出力ポートを備え、リピート転送時には、前記入力データが入力された入出力ポートとは別のポートから前記データを送信する、ことを特徴とするインタフェース制御装置。

【請求項 7】 請求項 1 に記載のインタフェース制御装

置において、

前記他の装置に対して通信速度を通知する通知手段を備え、

前記通知手段は、自身と前記他の装置との間でデータ転送を開始するまでは、他の装置の通信性能に応じた第 1 の通信速度を他の装置に対して通知し、自身と他の装置との間でデータ転送を行うときは、前記第 1 の通信速度よりも遅い第 2 の通信速度を他の装置に対して通知する、ことを特徴とするインタフェース制御装置。

【請求項 8】 請求項 7 に記載のインタフェース制御装置において、

前記クロック制御手段は、リピート転送を行うためのデータが入力されるまでは、通信性能を前記第 2 の通信速度に設定する、ことを特徴とするインタフェース制御装置。

【請求項 9】 複数の他の装置と接続され、自身宛のデータであれば入力データを内部処理回路に取り込み、他の装置宛のデータであれば、第 1 の転送速度で他の装置に対して入力データを送信するインタフェース制御装置に適用されるインタフェース制御方法であって、前記第 1 の通信速度よりも遅い第 2 の通信速度で内部処理回路と前記他の装置との間でデータ転送を行う、ことを特徴とするインタフェース制御方法。

【請求項 10】 複数の他の装置と接続され、自身宛のデータであれば入力データを内部処理回路に取り込み、他の装置宛のデータであれば、他の装置に対して入力データを送信し、内部電源または外部電源により動作可能なインタフェース制御装置に適用されるインタフェース制御方法であって、

前記外部電源による動作時には、前記他の装置の通信性能に応じた第 1 の転送速度でデータ転送を行い、前記内部電源による動作時には、前記第 1 の通信速度よりも遅い第 2 の通信速度でデータ転送を行う、ことを特徴とするインタフェース制御方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、IEEE1394規格に準拠したインタフェース制御装置及びインタフェース制御方法に関するものである。

【0002】IEEE1394バスにより複数の装置を接続したネットワークシステムにおいて、データ通信を行う装置間に他の装置が介在するとき、その中間に位置する装置は、データ転送を仲介する機能、いわゆるリピート機能を備えている。このリピート機能を備える携帯機器等では、消費電力の低減が要求されている。

【0003】

【従来技術】図4は、パーソナルコンピュータ(PC)30、デジタルビデオカメラ(DVC)31、ビデオテープレコーダ(VTR)32をIEEE1394バス33で接続したシステム構成図である。各機器30～32

は、データ転送を仲介するリピータ機能を備える。

【0004】図5は、DVC31に搭載されるインタフェース制御装置35のブロック回路図である。インタフェース制御装置35は、入出力ポート36、37、インタフェース回路38、39、バッファ40、クロックジェネレータ41を含む。

【0005】DVC31が自身宛のデータを受信する場合、入力データを入出力ポート36、37からインタフェース回路38、39を介してバッファ40に格納して、該データを画像処理等を行う内部処理回路(図示せず)に取り込む。また、画像データ等を送信する場合、DVC31は、内部処理回路からの画像データをバッファ40に格納して、該データをインタフェース回路38、39を介して入出力ポートから出力する。このようにして、図4に示すPC30-DVC31間またはDVC31-VTR32間のデータ転送を行う。

【0006】また、DVC31が自身宛でないデータを受信する場合、即ち、PC30-VTR32間でデータ転送が行われる場合では、DVC31のインタフェース制御装置35はそのデータ転送の仲介を行う。つまり、インタフェース制御装置35はリピータ転送を実施する。

【0007】詳しくは、DVC31は、PC30-VTR32間で送受信されるデータを入出力ポート36、37、インタフェース回路38、39を介して一旦バッファ40に取り込む。そして、クロックジェネレータ41のクロック信号により再度クロッキングすることで、PC30-VTR32間のデータの受け渡しが行われる。なお、図5における一点鎖線は、VTR32からPC30へのデータの流れを示し、二点鎖線は、PC30からVTR32へのデータの流れを示している。

【0008】

【発明が解決しようとする課題】ところで、IEEE1394規格では、100Mbit/s、200Mbit/s、400Mbit/sの転送速度が規定されている。従って、設計時において、機器のデータ転送要求、消費電力の要求に基づいて適した転送速度が採用される。つまり、携帯機器等のバッテリーで駆動されるものでは、消費電力を低減すべく低速の転送速度に設定されている。従って、上記のような携帯機器、即ちバッテリーで駆動されることが多いDVC31の通信性能は、通常、100Mbit/sの転送速度が設定される。一方、家庭に備えられる、即ち家庭用の外部電源で駆動されるPC30及びVTR31の通信性能は、400Mbit/sの転送速度が設定される。

【0009】ところが、リピータ転送時に実施可能な転送速度は、仲介するデバイスのクロックジェネレータのクロック周波数によって決定される。つまり、図6のように低速の通信性能を持つDVC31が高速の通信性能を持つPC30及びVTR32の間に接続されると、リ

ピータ転送動作は、低速の100Mbit/sの転送速度で行われることとなる。その結果、高速で通信できるPC30やVTR32の性能を十分に活かすことができない。また、携帯機器としてのDVC31を高速に設計すると、消費電力が増加するためバッテリー駆動時では、電力の消耗が問題となってしまう。

【0010】高速で通信できるPC30、VTR32間を、図7のように「PC30-VTR32-DVC31」の関係で接続すれば、2つの装置30、32間で400Mbit/sにて通信を行うことができる。しかしながら、このように接続形態を変更するためには、各機器の通信速度を予め意識しなければならず、特に家庭で 사용되는場合には、そのような接続を要求することは困難となっている。

【0011】本発明は上記問題点を解決するためになされたものであって、その目的は、その時々通信条件に応じて最適な通信性能を設定し、ユーザが意識することなく最良の条件でネットワークに接続することができるインタフェース制御装置及び、インタフェース制御方法を提供することにある。

【0012】

【課題を解決するための手段】請求項1に記載の発明によれば、その時々通信条件に応じてクロック発生手段が発生するクロック信号の周波数がクロック制御手段により変更される。具体的には、リピータ転送処理を実施する場合と、自身と他の装置との間で転送処理を実施する場合とで自身の通信性能の変更が可能となる。従って、ネットワークに接続する各装置間のデータ転送が最適な転送速度で実施される。

【0013】請求項2に記載の発明によれば、他の装置の通信性能に応じて自身の通信性能を第1の転送速度に設定してリピータ転送が実施される。また、第1の転送速度よりも遅い第2の転送速度で自機と他の装置との間でデータ転送が行われる。従って、リピータ転送時では、他の装置の要求が満たされることになる。また、自機と他の装置との通信は、消費電力が考慮された通信速度で実施される。

【0014】請求項3に記載の発明によれば、外部電源による動作時では、リピータ転送を行うときに自身の通信性能が、他の装置の通信性能に応じて第1の転送速度に変更され、自身が他の装置との間でデータ転送を行うときに自身の通信性能が、前記第1の転送速度よりも遅い第2の転送速度に変更される。一方、内部電源による動作時では、リピータ転送を行うときに自身の通信性能が、前記第2の転送速度に変更される。

【0015】請求項4に記載の発明によれば、内部電源による動作時では、リピータ転送を行うときに自身の通信性能が、他の装置の通信性能に応じて第1の転送速度に変更され、自身が他の装置との間でデータ転送を行うときに通信性能が、前記第1の転送速度よりも遅い第2

の転送速度に変更される。一方、外部電源による動作時では、自身の通信性能が、前記第 1 の転送速度に変更される。

【0016】請求項 5 に記載の発明によれば、発振回路により基本信号が発生され、該基本信号が分周回路により分周される。この基本信号の分周比がクロック制御手段により変更されることでクロック信号の周波数が変更される。つまり、クロック信号に応じて通信速度が変更される。

【0017】請求項 6 に記載の発明によれば、他の装置と接続するための複数の入出力ポートが備えられ、リピート転送時には、入力データが入力された入出力ポートとは別のポートからデータが送信される。

【0018】請求項 7 に記載の発明によれば、自身と他の装置との間でデータ転送を開始するまでは、他の装置の通信性能に応じた第 1 の通信速度が通知手段により他の装置に対して通知される。また、自身と他の装置との間でデータ転送を行うときは、前記第 1 の通信速度よりも遅い第 2 の通信速度が通知手段により他の装置に対して通知される。

【0019】請求項 8 に記載の発明によれば、リピート転送を行うためのデータが入力されるまでは、自身の通信性能が前記第 2 の通信速度に設定される。請求項 9 に記載の発明によれば、リピート転送すべくデータを送信するときの通信速度よりも遅い通信速度で、内部処理回路と他の装置との間でデータ転送が実施される。

【0020】請求項 10 に記載の発明によれば、外部電源による動作時には、他の装置の通信性能に応じた第 1 の転送速度でデータ転送が行われ、内部電源による動作時には、前記第 1 の通信速度よりも遅い第 2 の通信速度でデータ転送が行われる。

#### 【0021】

【発明の実施の形態】以下、本発明をデジタルビデオカメラ（DVC）に搭載されるインタフェース制御装置に具体化した一実施形態を図面に従って説明する。本デジタルビデオカメラ（DVC）はネットワークに接続するための通信機能を備える。

【0022】図 1 は、本実施形態のインタフェース制御装置 1 のブロック回路図である。また、図 2 は、デジタルビデオカメラ（DVC）2、パーソナルコンピュータ（PC）3、ビデオテープレコーダ（VTR）4 を IEEE 1394 バス 5 で接続したシステム構成図である。DVC 2 の入出力ポート 6、7 は、それぞれ IEEE 1394 バス 5 で PC 3 の入出力ポート 8 及び VTR 4 の入出力ポート 9 に接続される。

【0023】図 1 に示すように、インタフェース制御装置 1 は、入出力ポート 6、7、インタフェース回路 11、内部回路 12、クロック制御回路 13 及びクロックジェネレータ 14 を含む。インタフェース制御装置 1 は、1 チップ半導体集積回路装置（LSI）内に形成さ

れる。

【0024】入出力ポート 6、7 はインタフェース回路 11 に接続され、該インタフェース回路 11 は内部回路 12 に接続される。内部回路 12 には、図示しない AC アダプタ等による外部電源または DVC 2 の内蔵バッテリー B から電源が供給される。

【0025】内部回路 12 はバッファ 15 を含み、入出力ポート 6、7 からインタフェース回路 11 を介して入力される転送データをバッファ 15 に一旦格納する。そして、内部回路 12 は、該データが自身宛のデータか否かを判定して、自身宛のデータであれば、画像処理等の制御を実施する内部処理回路にデータを出力する。一方、自身宛のデータでなければ、リピート転送を実施すべくバッファ 15 に格納したデータをインタフェース回路 6、7 を介して出力するように構成される。また、内部回路 12 は、内部処理回路からの画像データをバッファ 15 に格納し、該格納データをインタフェース回路 11 に出力する。

【0026】内部回路 12 は、クロック制御回路 13 に接続される。そして、内部回路 12 は、今、外部電源により駆動されているのか、或いはバッテリー B により駆動されているのかを判定させるための電源判定信号 SA をクロック制御回路 13 に出力する。さらに、内部回路 12 は、画像データの送信処理を実施する場合には自機からの送信を判定させるための自機判定信号 SB を、リピート転送を実施する場合にはリピート転送を判定させるためのリピート判定信号 SC をクロック制御回路 13 に出力する。

【0027】クロック制御回路 13 は、電源判定回路 16、自機判定回路 17、リピート判定回路 18 を含む。電源判定回路 16 は、内部回路 12 からの電源判定信号 SA に基づいて、内部回路 12 に外部電源が供給されているのか否かを判定する。自機判定回路 17 は、内部回路 12 からの自機判定信号 SB に基づいて、画像データの送信処理の実施を判定する。リピート判定回路 18 は、内部回路 12 からのリピート判定信号 SC に基づいて、リピート転送の実施を判定する。

【0028】クロック制御回路 13 は、クロックジェネレータ 14 に接続され、前述した各回路 16、17、18 の判定結果に基づいて制御信号 SD を出力する。この制御信号 SD により、クロックジェネレータ 14 から出力されるクロック信号 CLK の周波数が制御される。

【0029】詳しくは、クロックジェネレータ 14 は、発振回路 19 と分周回路 20 とを含む。発振回路 19 により基本信号が生成され、該基本信号を分周回路 20 が分周することでクロック信号 CLK が生成される。分周回路 20 は、クロック制御回路 13 から入力される制御信号 SD に基づいて、その分周比を変更する。つまり、クロック信号 CLK の周波数が変更される。このようにクロックジェネレータ 14 内で生成されたクロック信号 C

CLKが内部回路12及びインタフェース回路11に供給される。このクロック信号CLKに同期して内部回路12及びインタフェース回路11はバッファ15に格納された画像データの転送処理を実施する。

【0030】具体的に本実施形態では、DVC2がバッテリBで駆動されているとき、リピート転送を実施する場合、分周回路20は、制御信号SDに応答して第1の分周比に設定を変更する。この第1の分周比は、400Mb i t / s の転送速度に対応している。従って、DVC2は、その通信を400Mb i t / s の転送速度にて実施する。DVC2がバッテリBで駆動され、且つ自機に対するデータ転送を行う場合、分周回路20は制御信号SDに応答して第2の分周比に設定を変更する。この第2の分周比は、100Mb i t / s の転送速度に対応している。従って、DVC2は、その通信を100Mb i t / s の転送速度にて実施する。これらに対してDVC2が外部電源で駆動されている時、分周回路20は制御信号SDに応答して第1の分周比に設定を変更する。従って、DVC2は、リピート転送、画像データの送信処理を、400Mb i t / s の転送速度にて実施する。

【0031】また、例えば、DVC2がIEEE1394バスに接続されたとき、その際のバスリセット時ににおいて、DVC2、PC3、VTR4間でネゴシエーションが実施される。詳しくは、DVC2の内部回路12は、PC3及びVTR4から自身の通信性能を知らせるための情報を含む転送データを入出力ポート6、7、インタフェース回路11を介して取り込む。該データにより内部回路12は、PC3及びVTR4の通信性能を判定する。つまり、図2に示すように、通信性能が共に400Mb i t / s であることを判定し、内部回路12は、自身の通信性能が400Mb i t / s である旨の情報を含む転送データを生成して、インタフェース回路11、入出力ポート6、7を介して出力する。

【0032】これと同時に、内部回路12は、初期設定のための信号をクロック制御回路13に出力する。クロック制御回路13は、該信号に基づいて分周回路20の分周比を第1の分周比に設定して、クロック信号CLKの周波数を、通信性能が400Mb i t / s となるように設定する。このようにして、DVC2はネットワークに接続されたPC3、VTR4の通信性能に応じて自身の通信性能を設定して、各機器2、3、4間のデータ転送のための準備が終了する。

【0033】本実施形態では、クロックジェネレータ14がクロック発生手段に相当し、インタフェース回路11及び内部回路12がリピート転送手段に相当する。また、内部回路12が通知手段に相当し、クロック制御回路13がクロック制御手段に相当する。さらに、本実施形態では、400Mb i t / s が第1の通信速度に相当し、100Mb i t / s が第2の通信速度に相当する。

【0034】次に、上記のように構成されたインタフェ

ース制御装置1の作用を説明する。まず、内蔵するバッテリBによりDVC2が駆動されているときに、撮影した画像データをDVC2からPC3に転送する場合を説明する。

【0035】DVC2がネットワークに接続されると、バスリセットによりDVC2の通信性能は400Mb i t / s の転送速度に設定される。その後、PC3からDVC2に対して画像データの送信要求コマンドを保持した転送データが発行されると、DVC2は、該データを入出力ポート6からインタフェース回路11を介して内部回路12のバッファ15に取り込む。内部回路12はバッファ15のデータに基づいて自身宛の転送データであることを判断して、画像処理等を実施する内部処理回路に信号を出力する。そして、同信号に응答して内部処理回路から内部回路12のバッファ15に画像データが格納される。

【0036】また、内部回路12は、PC3に対して自機からの通信を100Mb i t / s の転送速度で実施する旨の転送データを、インタフェース回路11を介して入出力ポート6から出力する。

【0037】そして、内部回路12は、各判定信号SA、SB、SCをクロック制御回路13に出力する。すると、電源判定回路16によりバッテリB駆動であることが判定され、自機判定回路17により自機からの画像データの転送処理が判定される。この判定結果に基づいて、クロック制御回路13は、分周回路20の分周比を第2の分周比に変更してクロック信号CLKの周波数を変更する。

【0038】このように変更されたクロック信号CLKに同期して、内部回路12のバッファ15に格納された画像データが、インタフェース回路11を介して入出力ポート6から出力される。つまり、100Mb i t / s の転送速度で、画像データがPC3へ送出される。

【0039】一方、PC3は、100Mb i t / s の転送速度で送られてくる画像データを取り込み、ディスプレイ（図示せず）に画像を表示する処理などを実行する。引き続き、DVC2からPC3へ転送される画像データは、100Mb i t / s の転送速度でデータ転送が実施される。

【0040】次いで、上記のように、DVC2の通信性能が100Mb i t / s の転送速度で設定されている状態からDVC2がリピート転送を実施する場合を説明する。まず、PC2がVTR3に対して、例えば記録用データを送信すると、該データは、DVC2の入出力ポート6からインタフェース回路11を介して内部回路12のバッファ15に一旦格納される。内部回路12は、バッファ15の入力データに基づいて、自身宛のデータでないことを判定して、リピート判定信号SCをクロック制御回路13に出力する。またこのとき、内部回路12は、PC3及びVTR4に対して自機の通信性能の変更

を通知する。即ち、400Mb i t / s の転送速度にて通信を実施する旨の転送データがインタフェース11を介して入出力ポート6, 7から送出される。

【0041】そして、クロック制御回路13は、リピータ判定回路18の判定結果に基づいて、制御信号SDをクロックジェネレータ14の分周回路20に出力して、クロック信号CLKを、400Mb i t / s の転送速度に対応した周波数に変更する。このクロック信号CLKに基づいて内部回路12のパッファ15に一旦格納されたデータが、インタフェース回路11を介して入出力ポ

ート7から出力される。つまり、400Mb i t / s の転送速度でデータがVTR4へ送信される。

【0042】一方、VTR4は、400Mb i t / s で転送されてきたデータを取り込み、転送データの記録処理等を実施する。引き続き、PC3からVTR4へ転送されるデータは、400Mb i t / s の転送速度で一旦DVC2に取り込まれた後、DVC2における400Mb i t / s のリピータ転送処理によってVTR4に送信される。また同様に、VTR4からPC3へ転送される

データも、400Mb i t / s の転送速度で一旦DVC2に取り込まれた後、PC3に送信される。

【0043】また、DVC2の通信性能が400Mb i t / s の転送速度で設定されている状態で、DVC2からVTR4に画像データを転送するとき、内部回路12は、クロック制御回路13に自機判定信号SBを出力する。またこのとき、内部回路12は、VTR4に対して自身からの通信を100Mb i t / s の転送速度にて実施する旨の転送データを送出する。

【0044】そして、クロック制御回路13によりクロックジェネレータ14のクロック信号CLKの周波数が

変更される。これにより、内部処理回路から内部回路12のパッファ15に格納された画像データがインタフェース回路11に出力されて、入出力ポート7から100Mb i t / s の転送速度でVTR4に出力される。

【0045】VTR4は転送されてきたデータを100Mb i t / s の同期速度で取り込み該データの記憶処理等を実施する。このように、DVC2が内蔵バッテリーで駆動されているときは、図2に示すように、PC3-DVC2間またはDVC2-VTR4間でデータ転送が行われる場合、100Mb i t / s の転送速度で通信が

実施される。また、PC3-VTR4間でデータ転送が行われる場合、DVC2によるリピータ転送が400Mb i t / s の通信速度で実施されて、400Mb i t / s の転送速度で通信が実施される。

【0046】次に、DVC2が外部電源で駆動される場合を説明する。まず、外部電源がDVC2に接続されると内部回路12が外部電源の供給を判断して、クロック制御回路13に対して電源判定信号SAを出力する。またこのとき、内部回路12は、PC3及びVTR4に対

して実施する旨の転送データを、インタフェース回路11を介して入出力ポート6, 7から出力する。

【0047】クロック制御回路13は、電源判定回路16により外部電源で駆動していることを判定して、通信性能を400Mb i t / s の転送速度に変更すべく分周回路20の分周比を変更する。これにより、クロック信号CLKの周波数が変更されて、内部回路12及びインタフェース回路11により400Mb i t / s の転送速度でデータが転送される。

【0048】つまり、図3に示すように、DVC2が外部電源で駆動されているときは、PC3-VTR4間、PC3-DVC2間、DVC2-VTR4間の全ての通信が400Mb i t / s の転送速度で実施される。

【0049】なお、例えば、PC3の通信性能が400Mb i t / s の転送速度、VTR4の通信性能が200Mb i t / s の転送速度であれば、VTR4との間でネゴシエーションが行われ、DVC2はリピータ転送時の自身の通信性能を200Mb i t / s の転送速度に設定する。なお、PC4もVTR4の通信性能に応じてその通信性能を、200Mb i t / s の転送速度に設定する。この場合、200Mb i t / s が第1の通信速度に相当する。また、ネットワークに接続される機器としては、上述のように、DVC2, PC3, VTR4が接続される場合に限定するものではなく、接続される機器の種類、個数等が異なるネットワークシステムに適用できることは明らかである。

【0050】以上記述したように、本実施の形態によれば、以下の効果を奏する。

(1) ネットワークに接続されたDVC2は、その時々通信条件に応じて最適な通信性能が設定され、ユーザが意識することなく最良の条件でネットワークに接続することができる。このため、特に、家電機器等に本インタフェース制御装置1を適用すれば、ユーザが機器の接続方法を意識することなく使用でき実用上好ましいものとなる。

【0051】(2) PC3とVTR4との間でデータ転送が行われるとき、PC3とVTR4の通信性能に応じてDVC2の通信性能が400Mb i t / s の転送速度に設定され、リピータ転送が実施される。従って、PC3とVTR4間で最適な転送速度で転送処理が実施できる。また、内部電源としてのバッテリー駆動時では、DVC2-PC3間の通信またはDVC2-VTR4間の通信は、100Mb i t / s の転送速度で実施されるので、DVC2の消費電力の低減を図ることができる。

【0052】尚、上記各実施形態は、以下の態様で実施してもよい。

○上記実施形態のDVC2は、画像データ送信時において、自身の通信性能を100Mb i t / s の転送速度に設定するものであるが、例えば、画像データを受け取る機能のあるDVCでは、画像データの受信時において



も、自身の通信性能を100Mb i t / s の転送速度に設定するようにしてもよい。このようにしても、DVCの消費電力の低減を図ることができる。

【0053】また、本インタフェース制御装置1を適用する機器は、DVCに限ることなく、例えば、小型携帯用パソコン等であってもよい。

○上記実施形態では、クロックジェネレータ14は、分周回路20の分周比を変更する構成であったが、これに限定しない。例えば、周波数を変更可能な発振器を備え、クロック制御回路13からの制御信号に基づいて、発振器がクロック信号CLKの周波数を変更するように構成してもよい。

【0054】○上記実施形態では、内部回路12からの電源判定信号SAにより、DVC2が外部電源で駆動されているのか、或いはバッテリーBで駆動されているかを判定する構成であったが、これに限定するものではない。例えば、DVC2内に別に設けられた電源検出回路からの信号に基づいてクロック制御回路13が外部電源により駆動されているのか否かを判定できるように構成してもよい。また、電源判定回路16が自身に供給される電源に基づいて判断する構成としてもよい。

【0055】○上記実施形態では、DVC2の通信性能は、バッテリー駆動時において、自身とPC3、VTR4との間でデータ転送を行う場合に100Mb i t / s、リピータ転送を実施する場合に400Mb i t / s の転送速度に設定し、外部電源駆動時において、400Mb i t / s の転送速度に設定するものであったが、これに限定するものではない。

【0056】例えば、外部電源駆動時においても、DVC2がデータ転送する場合に100Mb i t / s、リピータ転送を実施する場合に400Mb i t / s の転送速度を設定するものであってもよい。

【0057】また、バッテリー駆動時には、リピータ転送であるか否かに拘わらず、100Mb i t / s に通信速度を設定し、外部電源駆動時において、自身とPC3、VTR4との間でデータ転送を行う場合に100Mb i t / s、リピータ転送を実施する場合に400Mb i t / s の転送速度に設定するものでもよい。

【0058】さらには、リピータ転送であるか否かに拘わらず、バッテリー駆動時には100Mb i t / s に、外部電源駆動時には400Mb i t / s に転送速度を設定するものであってもよい。

【0059】勿論、外部電源により駆動されているときも、自身とPC3、VTR4との間でデータ転送を行う

場合に100Mb i t / s、リピータ転送を実施する場合に400Mb i t / s の転送速度に設定するものであってもよい。

【0060】○上記実施形態では、バスリセット時において、DVC2は自機の通信性能として、400Mb i t / s の転送速度をPC3、VTR4に通知する構成であったが、これに限定するものではない。例えば、DVC2がバッテリーで駆動されている状態で、バスリセットが実施されたとき、100Mb i t / s の転送速度を通知する構成にしてもよい。このようすれば、消費電力の低減を図ることができ、実用上好ましいものとなる。

#### 【0061】

【発明の効果】以上詳述したように、本発明によれば、その時々通信条件に応じて最適な通信性能を設定し、ユーザが意識することなく最良の条件でネットワークに接続することができる。このため、特に、家電機器等に適用すれば、ユーザが機器の接続方法を意識することなく使用でき実用上好ましいものとなる。

#### 【図面の簡単な説明】

【図1】 一実施形態のインタフェース制御装置のブロック回路図。

【図2】 IEEE1394バスで各機器を接続したシステム構成図。

【図3】 IEEE1394バスで各機器を接続したシステム構成図。

【図4】 IEEE1394バスで各機器を接続したシステム構成図。

【図5】 従来のインタフェース制御装置のブロック回路図。

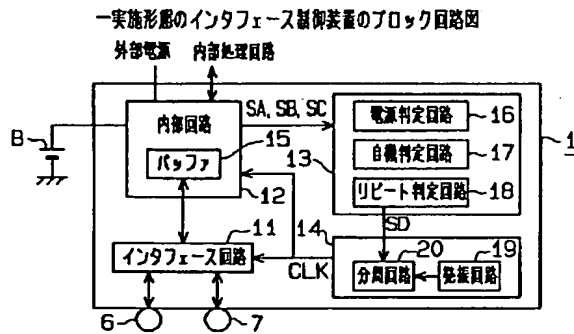
【図6】 各機器間のデータの転送速度を説明するための図。

【図7】 各機器間のデータの転送速度を説明するための図。

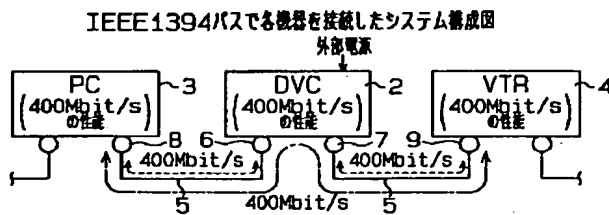
#### 【符号の説明】

- 1 インタフェース制御装置
- 3 他の装置としてのパーソナルコンピュータ
- 4 他の装置としてのビデオテープレコーダ
- 6, 7 入出力ポート
- 11 リピータ転送手段を構成するインタフェース回路
- 12 リピータ転送手段を構成する内部回路
- 13 クロック制御手段としてのクロック制御回路
- 14 クロック発生手段としてのクロックジェネレータ
- B 内部電源としてのバッテリー
- CLK クロック信号

【図 1】

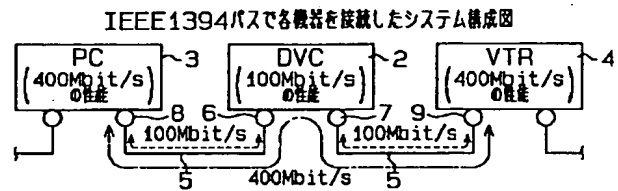


【図 3】

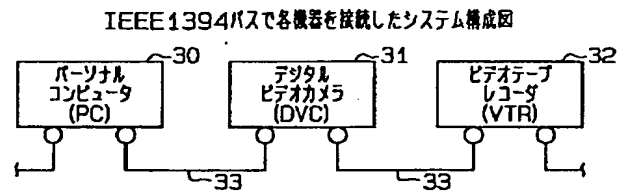


【図 5】

【図 2】

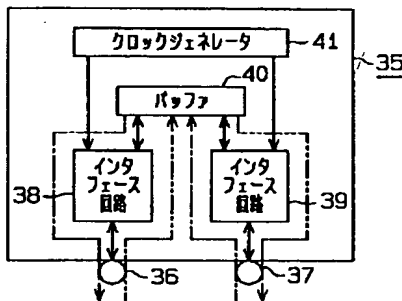


【図 4】



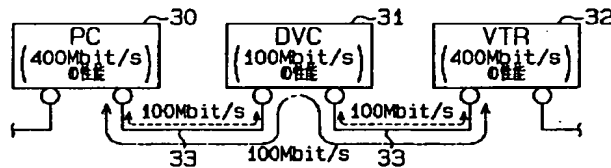
【図 6】

従来のインタフェース制御装置のブロック回路図



【図 7】

各機器間のデータの転送速度を説明するための図



各機器間のデータの転送速度を説明するための図

